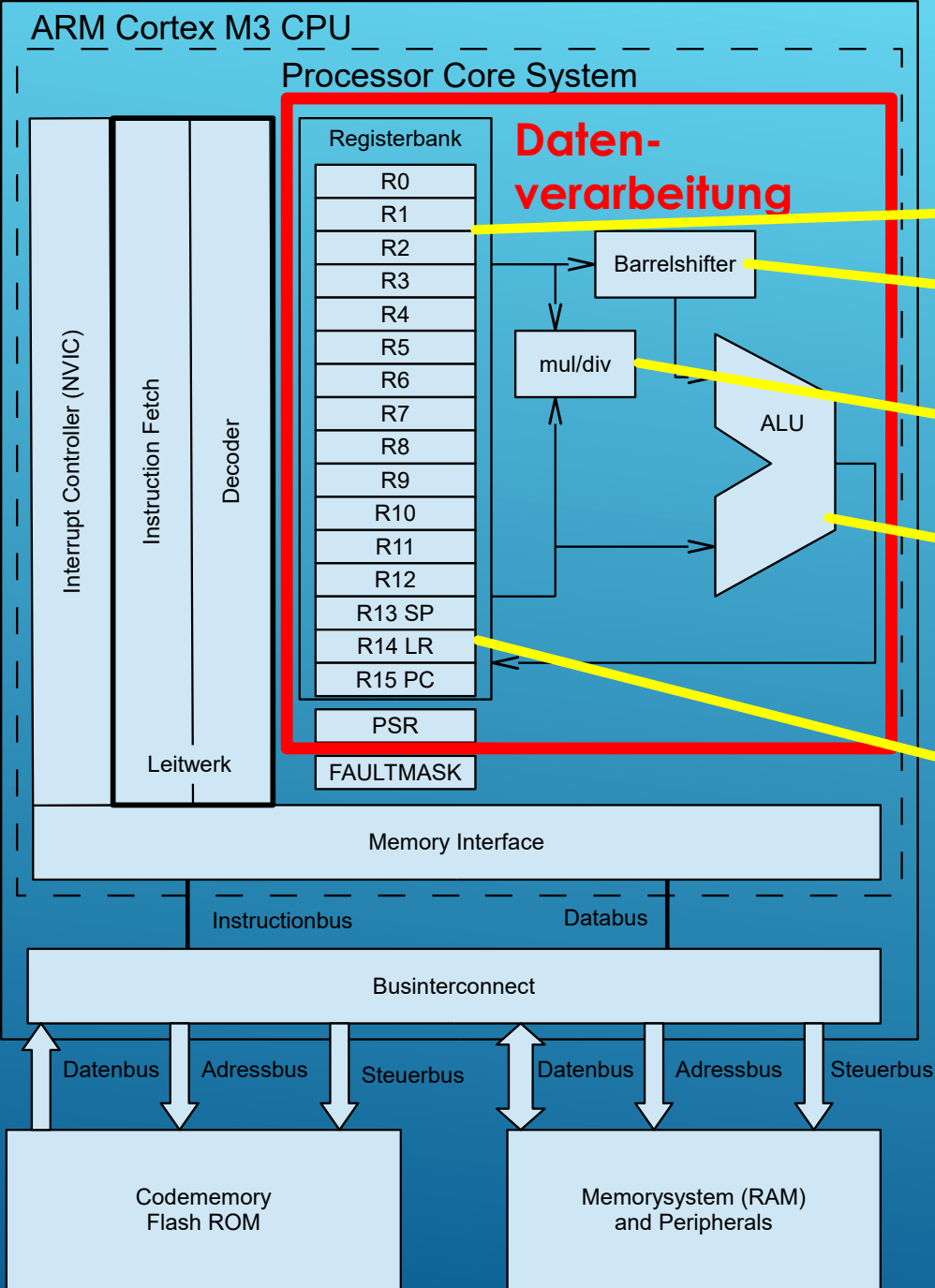


MIKROCONTROLLER ARCHITEKTUR

Was geht ab?





**Daten-
verarbeitung**

16 32Bit Register für z.B. Operanten und Rechenergebnisse

Barrelshifter für Schieboperationen z.B.:
lsr logical shift right x<<n;

Multiplizier- und Dividierwerk .Z.B. mul, udiv

Arithmetisch-, logische Einheit (Unit) für
übrige Rechenoperationen: Z.B. add sub,
and, orr

Register mit Spezialfunktion:
R13: Stackpointer
R14: Linkregister
R15: Programmcounter
PSR: Programm-Status-Register



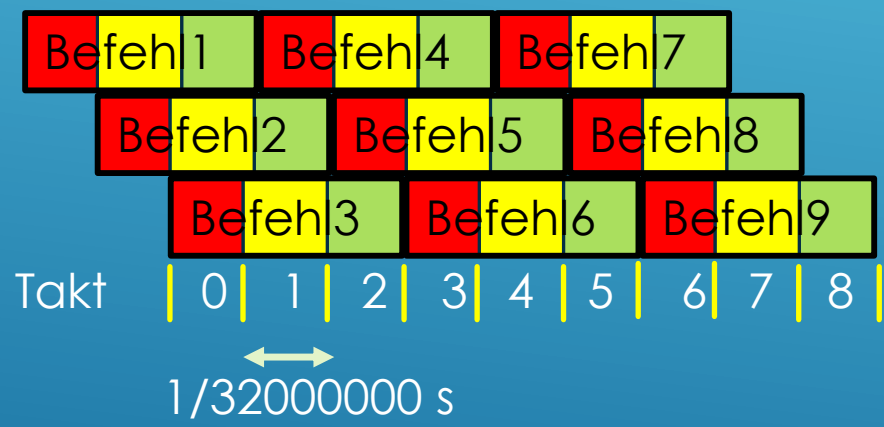
MIKROCONTROLLER ARCHITEKTUR

Phase 1: Befehl aus dem Speicher holen

Phase 2: Befehl dekodieren

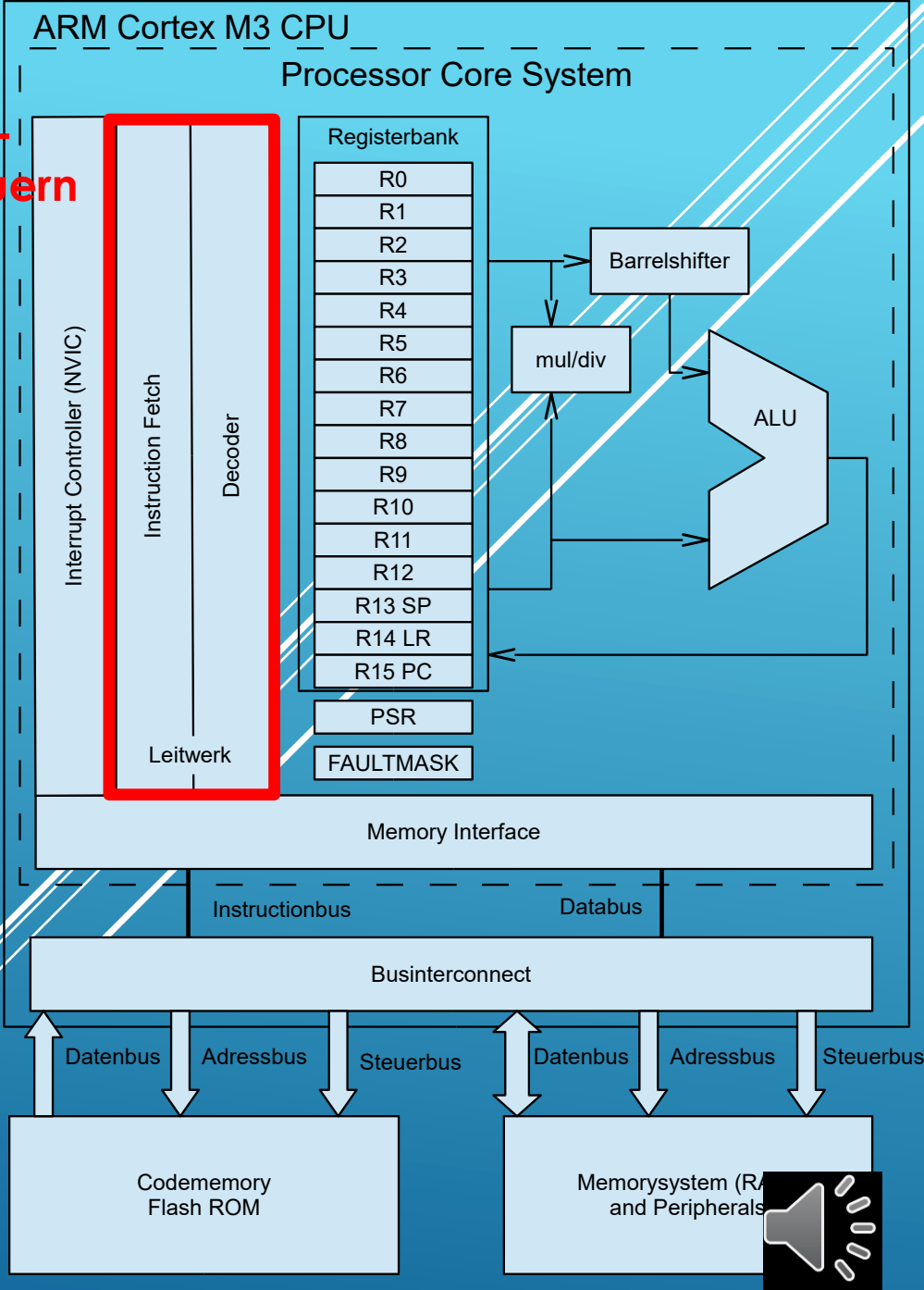
Phase 3: Befehl ausführen

Befehlspipeline:



In jedem Prozessortakt werden 3 Befehle gleichzeitig verarbeitet: 3-stufige Pipeline. So schafft der Prozessor pro Takt 1 Befehl!!!

Programm-
ablauf steuern



MIKROCONTROLLER ARCHITEKTUR

32-Bit-Architektur:
Mit 32
Adressleitungen
können 2^{32} Bytes
adressiert werden.
(4294967296 Bytes =
4 GB)

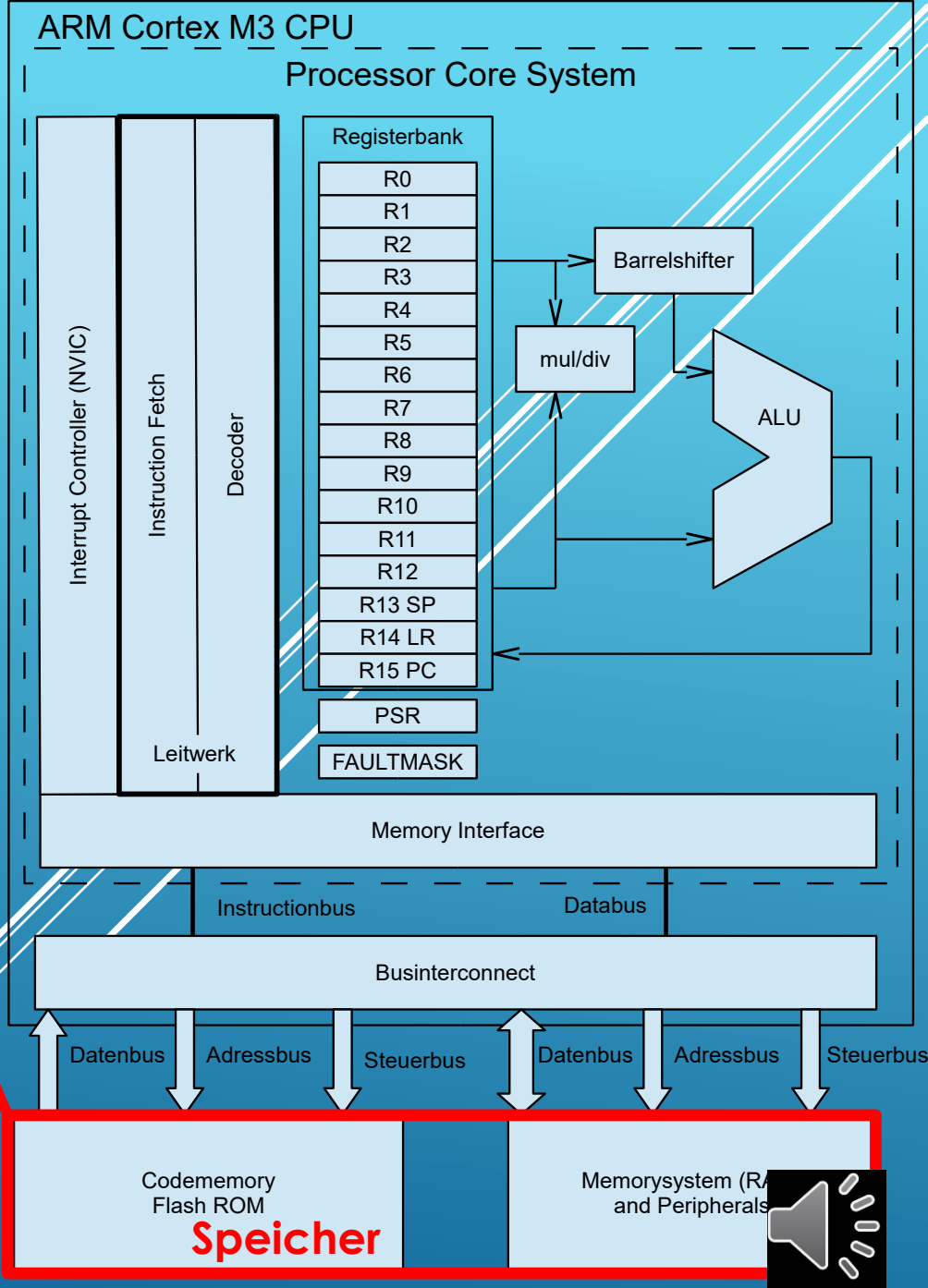
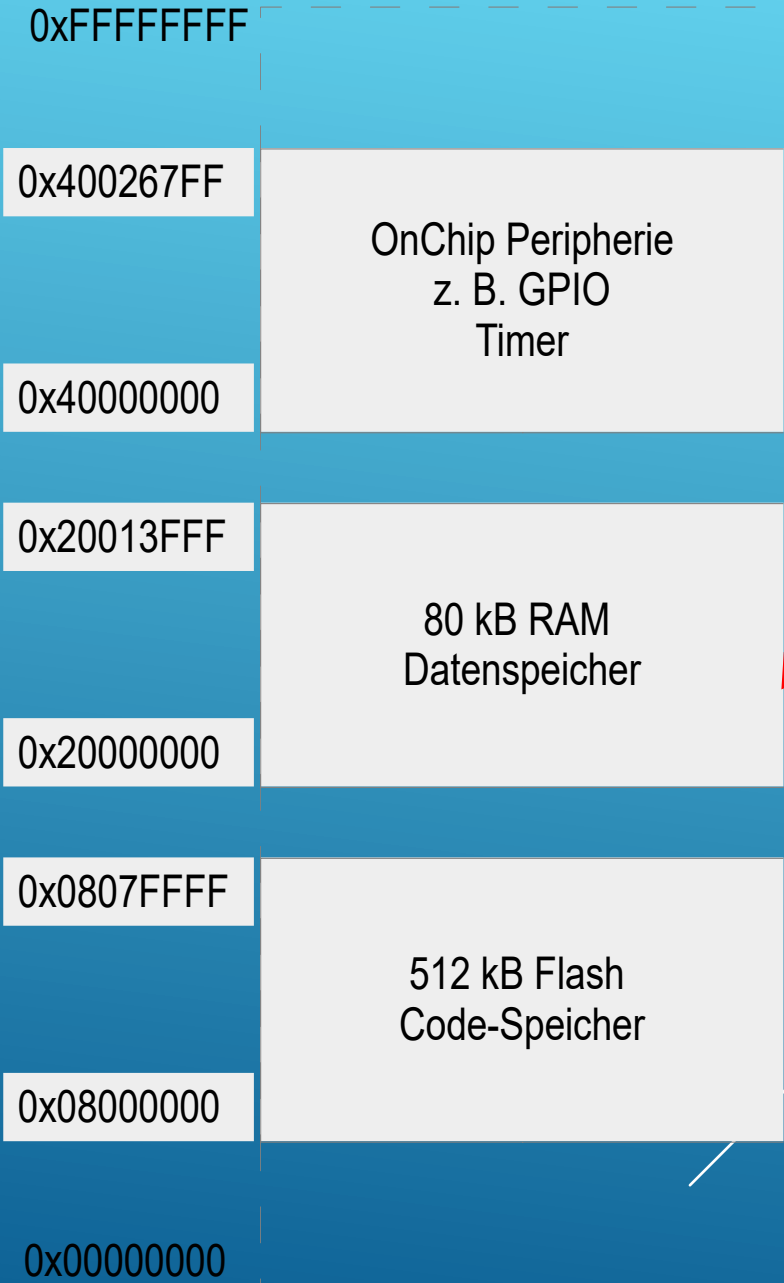
Der Adressraum ist
aufgeteilt in:

Datenspeicher RAM

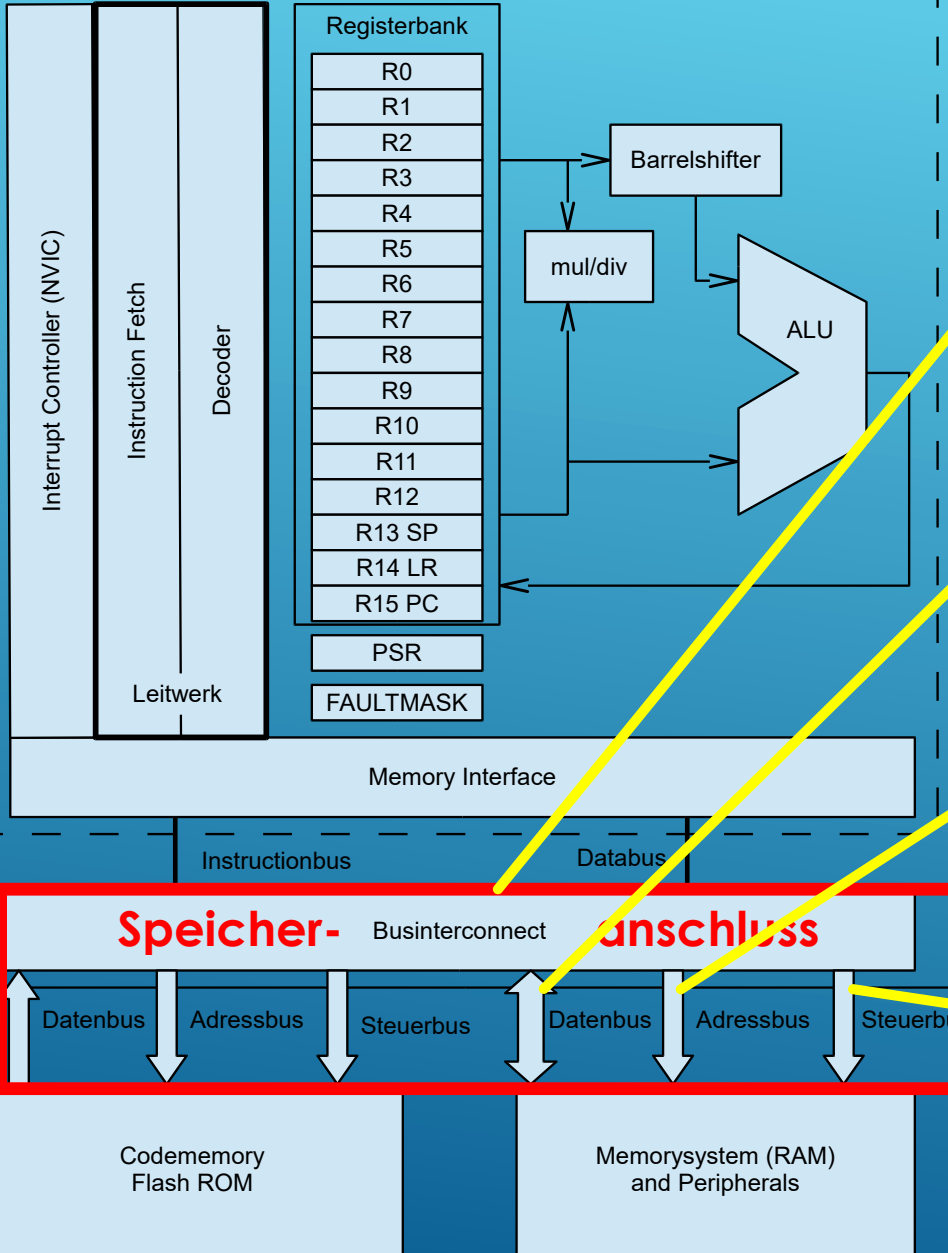
Codespeicher Flash
ROM

und

OnChip-Peripherie



Processor Core System



Der ARM-Cortex Prozessor verfügt über ein „Businterconnect-Modul, welches die Speicher mit der CPU verbindet.

Datenbus: 32 Anschlussleitungen erlauben die Übertragung von 32 Bit-Daten (4Byte) in einem Prozessortakt

Adressbus: Mit 32 Auswahlleitungen (Adressleitungen) können 4GB Daten oder Code angesprochen werden

Steuerbus: Dient der Steuerung des Datentransfers. Die Wichtigsten Verbindungen sind:
CS : Chipselect: Wählt den Speicher aus
RD: Read: Schaltet den Speicher auf lesen
WR: Write: Schaltet den Speicher auf schreiben

