

# RISC - CISC

Reduced Instruction Set Computer  
Complex Intruction Set Computer



Ich bin Mik, Dein  
Mikrocontroller



## RISC - CISC

	8051 CISC	ARM RISC
Addition einer Zahl aus dem RAM zu einem Register	add A,Adresse	ldr R1,=Adresse ldr R2,[R1,0] add R0,R0,R2



Der CISC-Mikrocontroller benötigt nur 1 Befehl, der RISC-Mikrocontroller benötigt 3 Befehle



## RISC - CISC

	8051 CISC	ARM RISC
Addition einer Zahl aus dem RAM zu einem Register	add A,Adresse (12 Takte)	ldr R1,=Adresse (1 Takt) ldr R2,[R1,0] (1 Takt) add R0,R0,R2 (1 Takt)



Der CISC-Mikrocontroller benötigt dafür 12 Takte, der RISC-Mikrocontroller 3 Takte.



## RISC - CISC

	8051 CISC	ARM RISC
Addition einer Zahl aus dem RAM zu einem Register	add A,Adresse (12 Takte)	ldr R1,=Adresse (1 Takt) ldr R2,[R1,0] (1 Takt) add R0,R0,R2 (1 Takt)
Eine Speicherstellen im RAM um 1 verringern, bei ungleich 0 verzweige zur Sprungmarke	djnz Adresse,Sprungmarke	ldr R1,=Adresse ldr R2,[R1,0] subs R2,#1 str R2,[R1,0] bne Sprungmarke



CISC extrem!

Mit einem Befehl:

- Wert aus dem RAM laden
- Wert um 1 verringern
- Wert ins RAM zurückspeichern
- Bei ungleich 0 verzweigen



## RISC - CISC

	8051 CISC	ARM RISC
Addition einer Zahl aus dem RAM zu einem Register	add A,Adresse (12 Takte)	ldr R1,=Adresse (1 Takt) ldr R2,[R1,0] (1 Takt) add R0,R0,R2 (1 Takt)
Eine Speicherstellen im RAM um 1 verringern, bei ungleich 0 verzweige zur Sprungmarke	djnz Adresse,Sprungmarke  24 Takte	ldr R1,=Adresse ldr R2,[R1,0] subs R2,#1 str R2,[R1,0] bne Sprungmarke  5 Takte



CISC braucht weniger Codespeicher  
RISC braucht weniger Takte



## RISC - CISC

	8051 CISC	ARM RISC
Addition einer Zahl aus dem RAM zu einem Register	add A,Adresse (12 Takte)	ldr R1,=Adresse (1 Takt) ldr R2,[R1,0] (1 Takt) add R0,R0,R2 (1 Takt)
Eine Speicherstellen im RAM um 1 verringern, bei ungleich 0 verzweige zur Sprungmarke	djnz Adresse,Sprungmarke  24 Takte	ldr R1,=Adresse ldr R2,[R1,0] subs R2,#1 str R2,[R1,0] bne Sprungmarke  5 Takte



CISC hat ein komplexes Leitwerk in dem, bei jedem Befehl, ein sogenanntes Mikro-Programm abläuft



# RISC - CISC

	8051 CISC	ARM RISC
Addition einer Zahl aus dem RAM zu einem Register	add A,Adresse (12 Takte) 2 Byte	ldr R1,=Adresse (1 Takt) ldr R2,[R1,0] (1 Takt) add R0,R0,R2 (1 Takt)
Eine Speicherstellen im RAM um 1 verringern, bei ungleich 0 verzweige zur Sprungmarke	djnz Adresse,Sprungmarke 4 Byte	ldr R1,=Adresse ldr R2,[R1,0] subs R2,#1 str R2,[R1,0] bne Sprungmarke  5 Takte
Ein Register erhöhen	inc A 1 Byte	add R0,#1  Alle Befehle 32 Bit



Bei CISC sind die Befehle unterschiedlich lang, bei RISC meist gleich lang.



# RISC - CISC

	8051 CISC	ARM RISC
Addition einer Zahl aus dem RAM zu einem Register	add A,Adresse (12 Takte) 2 Byte	ldr R1,=Adresse (1 Takt) ldr R2,[R1,0] (1 Takt) add R0,R0,R2 (1 Takt)
Eine Speicherstellen im RAM um 1 verringern, bei ungleich 0 verzweige zur Sprungmarke	djnz Adresse,Sprungmarke 4 Byte	ldr R1,=Adresse ldr R2,[R1,0] subs R2,#1 str R2,[R1,0] bne Sprungmarke  5 Takte
Ein Register erhöhen	inc A 1 Byte	add R0,#1  Alle Befehle 32 Bit



CISC arbeitet oft Befehl für Befehl ab  
RISC verwendet eine Pipeline





## RISC - CISC



	8051 CISC	ARM RISC
Speicherbedarf des Programms	niedrig	hoch
Geschwindigkeit	niedrig	hoch
Komplexität der Befehle	hoch	niedrig
Stromverbrauch	hoch (viele Takte)	niedrig

ARM = Advanced Risc Machine

